

منابع تغذیه "Power" و پینهای میکروکنترلر AT91SAM7S54/128/256/512

۴

نام پین	پین	کاربرد	ولتاژ	توضیحات
VDDIN	7	ولتاژ ورودی برای رگولاتور 1.8V داخلی	3 تا 3.6V	ولتاژ تغذیه
VDDOUT	8	خروجی رگولاتور 1.8V	1.85V	حجت استفاده بر مبنای ولتاژ تغذیه
VDDFLASH	59	ولتاژ Flash	3 تا 3.6V	ولتاژ تغذیه
VDDIO	18, 45, 58	ولتاژ پین‌های ورودی و خروجی	3 تا 3.6V	ولتاژ تغذیه
VDDCORE	12, 24, 54	ولتاژ هسته میکروکنترلر CPU ARM7	1.65 تا 1.95V	ولتاژ تغذیه (معمولاً 1.8V)
VDD PLL	64	ولتاژ PLL	1.65 تا 1.95V	ولتاژ تغذیه
GND	2, 17, 46, 60	زمین مدار		

این میکرو فقط یک پورت ورودی و خروجی 32 بیتی با نام A دارد PA0 - PA31  
منابع Reset در AT91SAM7S

- 1- است در زمان روشن شدن
- 2- است خاموشی
- 3- است بویس watchdog
- 4- است توسط آشکارساز Brownout
- 5- است تراشه

خروجی رگولاتور PMU → main clock

MCK

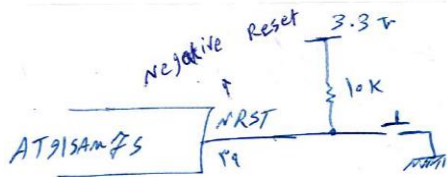
1- با وصل شدن ولتاژ هسته "VDDCORE" مدتی طول می‌کشد تا کلاک اصلی استیلاندر داخلی راه‌اندازی شود و فرکانس (مهر خود برسد) در این مدت که Start UP Time نام دارد، میکرو ریست می‌ماند. پاسپری شدن این زمان، کلاک اصلی سیستم "MCK" وصل می‌گردد. clock generator → main clock

تذکره: زمان start UP را بکنید 8 بیت رجیستر CKGR\_MOR در mode register main oscillator. نام عنوان OSCOUNT=7 می‌باشد. oscillator counter

$$Start\ UP\ Time = 8 * OSCOUNT / SCLK \rightarrow 321768 \mu s$$

تذکره: بعد از سه روز روشن شدن 3 سیل از کلاک اصلی میکروکنترلر تنظیم خود را انجام می‌دهد. oscillator → slow clock

5



④ مطابق مدار زیر تراشید - حتماً انجام داد

⑤ سرشیر تایمر watch dog باعث رست شدن میکرو می شود

1.05 - 1.95  
2.8  
3.3  
brown out threshold

⑥ رست توسط آشکارساز Brown out

در صورتی که تغذیه هست «cpu» می روند و این VDD CORE از ولتاژ مرجع داخل رست بیشتر شود بعد از آن میکرو رست می شود. جهت جلوگیری از آسیب هسته، در حالت ④ و ⑤ پایه NRST بر مبنای زمان مشخصی به صورت خودکار رست می شود و در حالت ⑥ صفر قرار می گیرد.

⑦ رست توسط تراشه افزوده

در برنامه هر کجا بخواهیم می توان میکرو و ادوات جانبی آن را رست کرد. در رجیستر کنترل رست RSTC-CR می توان رست انجام داد: **Reset controller control Register**

- PRCRST Processor Reset
  - PERRST Peripheral Reset
  - EXTRST External Reset
- با نوشتن یک در بیت هر رجیستر می توان رست انجام داد:
- PRCRST میکرو پروسسور و CPU (بیشتر جایی داخل CPU) و watchdog رست می شود.
  - PERRST ادوات جانبی و حافظه سیستم رست می شود.
  - EXTRST پایه NRST بر مبنای مشخصی صفر می شود.
- رست اتفاق می افتد. (میکرو و تراشه رست می شود)

تذکره: تا میکرو تکمیل 12 بیتی می باشد که می توان توسط بیتهای WDT-MR در رجیستر **watch dog timer mode register** مقدار دهی کرد. **WDT** watch dog value

تذکره: WDT از کلاک اسیلاتور RC داخل کلاک  $32 \frac{KHz}{1024}$  **slck** تقسیم شده است استفاده می کنند. 128 تقسیم شده است استفاده می کنند.

تذکره: **WDRSTT** از رجیستر کنترل رست **WDT-CR** **watch dog timer control register** یک بیت است. تا میکرو تکمیل رست می شود.

③  
 رجیستر مد کنترلیست  
 RSTC - RMR  
 رجیستر وضعیت کنترلیست  
 WDT - SR  
 رجیستر وضعیت نامرئی  
 WDT - WDMR  
 در اینجا بیسیم نام  
 نحوه نوشتن درست است

RSTC - RMR  
 رجیستر وضعیت کنترلیست  
 RSTC - SR  
 Reset Controller Status Register  
 WDT - MR  
 Watchdog Timer Mode Register  
 WDT - WDMR  
 AT91C - BASE - رجیستر

④  
 بیت های رجیستر های  
 RSTC - CR  
 Reset Controller Control Register  
 WDT - CR  
 Watchdog Timer Control Register  
 مقدار = نام رجیستر -> رجیستر

AT91C - BASE - RSTC -> RSTC - RMR = 0x4B000000

ن  
 فعال کردن (فاموس)  
 نام رجیستر

Reset ظاهر فعال شده است.  
 بیت اولی از رجیستر را یک کنیم تا Reset ظاهر فعال شود.  
 در این روش همه بیتها صفت نامرئی قرار میگیرند

AT91C - BASE - WDMR -> WDMR - WDMR = (1 << 15)  
 روش نوشتن (بیت 15) یک شود از این حالت فقط بیت 15 یک شود و بقیه بیتها کار نمیکنند.  
 بیت 15: نام رجیستر  
 بیت 15: نام رجیستر  
 نام رجیستر فاموس شود (غیر فعال)  
 پس فرقی روشی است.

بجای این می توان نوشت روش شماره  
 AT91C - WDMR - WDMR  
 یعنی این بیت از این رجیستر یک شود  
 پس اینکه در بقیه بیتها نامرئی نداشته باشد.

واحد MAM "دهنده‌ی حافظه"

کلیتاً محدودیت‌های میکروهای ARM زمان دسترسی "Access Time" به حافظه فلش "Flash Rom" در تراشه است. پردازنده ARM7 حداکثر 80 MHz کار کند، اما از آنجا که زمان دسترسی به حافظه Flash 50 ns (یعنی سرعت (فرکانس) 20 MHz (یک چهارم سرعت CPU))

عملیات که گاهی بسیار کند است.  
 $\frac{1}{50 \times 10^{-9}} = 20 \times 10^6 = 20 \text{ MHz}$

روش‌های غلبه بر این مشکل:

- 1- ساده‌ترین روشی آنست که بخش‌های از برنامه که حساس به زمان باشند در RAM بارگذاری کنیم. عیب این روشی آنست که RAM محدود و گران است. (مانند سافت‌سکیل و تراشه‌های میکرو) اول نمونه‌ها را سیاه‌سیم در RAM بارگذاری کنیم بعد بتوانیم در DAC بدهیم.
- 2- استفاده از حافظه‌های "cache": حافظه‌های "کش" حافظه‌های کوچک است. بین CPU و حافظه Flash Rom که تاثیر آخرین خانه‌های حافظه را که به آنها دسترسی داریم در خود نگهدارند. (تأخیر کم، دوره اطمینان از اطلاعات، استفاده از روش "کش" که عیب این روشی آنست که حافظه‌های کوچک است. سرعت انتقال بسیار دارد که بخش عظیمی از سطح تراشه (سیلو) را اشغال می‌کند که هم قیمت و هم توان مصرفی را افزایش می‌دهد.

3- حالت "MAM Memory Acceleration Module" حالت میانر بین حالت دسترسی مستقیم

به فلش و حالت حافظه cache، در این حالت این حافظه مانند cache دستورالعمل می‌دهد و آنرا اجرا کند، در حافظه سریع خود نگهدارند.

این حافظه 128 بیت پهنای دارد (Data BUS) و در یک دسترسی به حافظه فلش امکان بارگذاری دستورالعمل 32 بیتی ARM یا دستورات 16 بیتی Thumb در حافظه MAM را دارد. یعنی همواره چند دستورالعمل بعد از حافظه فلش "Rom" به واحد MAM منتقل شده و CPU دستورالعمل را سریعاً از MAM برمی‌دارد.

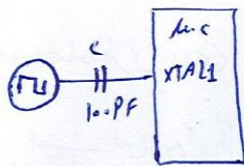
نکته: واحد MAM بصورت پیش فرض غیرفعال است و دستور العمل ها طبق مستقیم از Flash Rom و اگر روشن شوند و این واحد بتواند در ۳ مده فعال، غیرفعال و نیمه فعال کار کند. در LPC2000: صرفاً جهت اطلاع

بیت های MODECTRL - از رجیستر MAMCR <sup>MAM CONTROL REGISTER</sup> بیت فعال

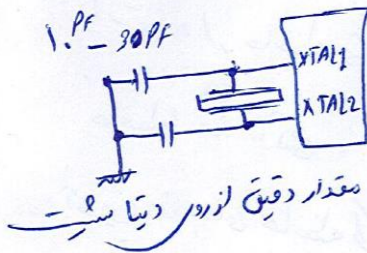
غیرفعال، نیمه فعال کردن MAM استفاده میشود

صنایع کلاک و PLL در LPC2000

1- اعمال پالس از طریق منبع خارجی به پایه XTAL1



2- استفاده از کریستال خارجی "External crystal" این مدار را slave mode نیز میگویند. دامنه سیگنال حدوداً 200mV باید باشد. معمولاً 1MHz - 50MHz



معمولاً 1MHz - 30MHz

این مدار oscillation mode نیز میگویند.

"INT. PLL"

3- استفاده از PLL داخلی

در این روش PLL داخلی فعال میشود و ضریب از فرکانس کلاک خارجی استفاده میکند. دامنه در این حالت کلاک اعمال حدوداً بین 1.0MHz تا 25MHz میباشد.

مانند 8051 که یک مدار مستقیم <sup>فرضاً</sup> کلاک CPU تقسیمی از کلاک اعمال بود (تقسیم بر ۱۲) و با AVR که کلاک ورودیها کلاک CPU بود در ARM نیز میتوان یک PLL کلاک CPU را ضریب از کلاک ورودی انتخاب کرد.

9 Electromagnetic compatibility (EMC) : PLL  
 1- بلایز کانس پائین کارم کنیم که باعث بوجود " EMC " کاهش تأثیر فرکانس را افزایش کیفیت  
 گریهال

2- فرکانس CPU در حین کار قابلیت تغییر را دارد.

تذکره: معمولاً PLL می تواند فرکانس در در راد در عدد ۱ تا ۲ ضرب کند

cpu clock

$$CCLK = M \times F_{osc}$$

عدد ۱-۴  
 حاصل باید در صورت لزوم مجاز باشد

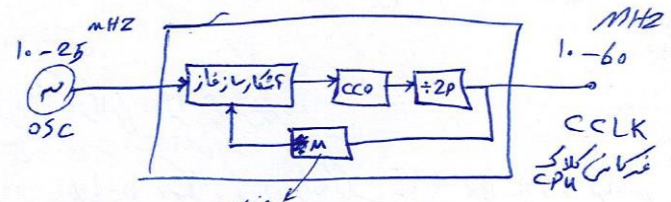
CCO " current controlled oscillator " :  
 سیلاتور کنترل جریان

تذکره: در مدار PLL یک مقسم بزرگ داریم

بطوریکه

$$F_{CCO} = CCLK \times 2P$$

در بازه ۱۵۶ MHz - ۳۲۰ MHz  
 مقسم فرکانس



مثال: فرضی کنید سیلر و کنترلر به گریهال ۱۲ MHz وصل شده تا CPU در فرکانس ۶۰ MHz کار کند مقادیر P و M را مشخص کنید

$$M = CCLK / F_{osc} = 60 / 12 = 5$$

از آنجا که  $F_{CCO}$  باید بین ۱۵۶ تا ۳۲۰ MHz باشد.

$$156 < 60 \times 2P < 320 \Rightarrow 1,3 < P < 2,66 \Rightarrow P = 2$$

عدد صحیح

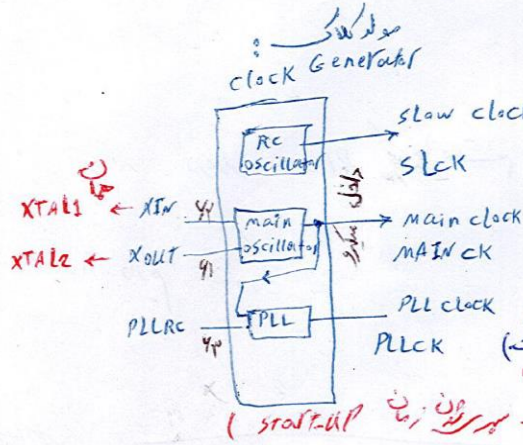
LPC2000 نکته

PLL فقط بصورت نرم افزار فعال می شود و بایر فعال ساز آن از رجیستر

PLLCON ( PLL control ) و بایر تنظیم مقادیر M و P از طریق رجیستر PLLCFG  
 « PLL configuration » استفاده می کنیم.

تذکره: جهت آگاهی از وضعیت PLL از طریق رجیستر PLLSTAT « PLL status »  
 استفاده و در ضمن رجیستر تحت عنوان PLL FEED از تغییر ناخواسته تنظیمات PLL

جلوگیری می کند، صرفاً جهت اطلاع در تراشه AT91SAM7S

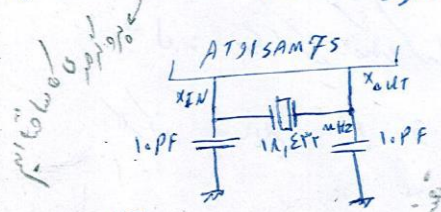


منابع کلاک در تراشه AT91SAM7S  
 RC دایر فرکانس این منبع تقریباً 32 KHz می باشد، پس از دست می شود و فرکانس این منبع کلاک استفاده می کند. " SClk "

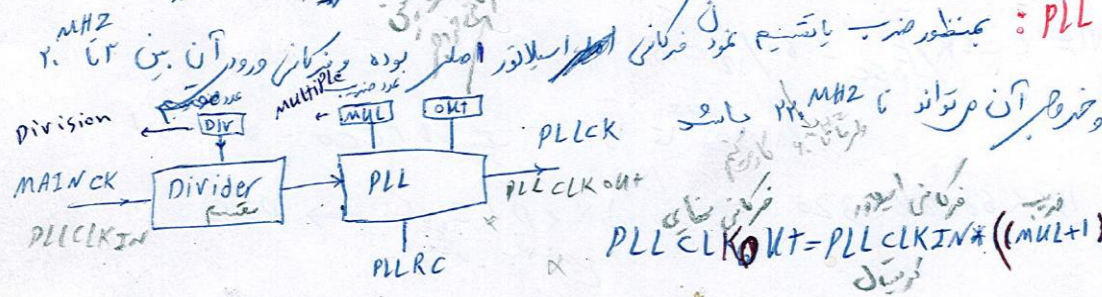
5- اسلوا دایر، کریستال این 3.2 MHz که مطابق

شکل زیر بسته می شود و با استفاده از PLL می توان فرکانس آنرا چند برابر کرد.

تذکره: البته می توان این پایه XTAL1 را از یک منبع خارجی نیز استفاده کرد (XOUT).  
 برای آنکه بتوان از پورت USB، و دیگر دستگاه ها که بر پایه SAM-BA برنامه ریزی می شود، باید کریستال خاص 18.432 MHz باشد.

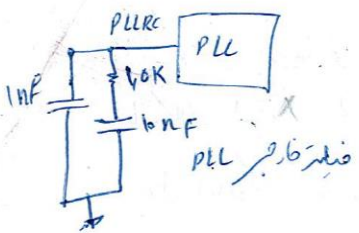


حلقه قفل فاز " Phase locked loop "



$$PLLCLK_{OUT} = PLLCLK_{IN} * ((MUL + 1) / DIV)$$

تذکره: این PLL احتیاج به یک فیلتر خارج مطابق شکل دارد و مقادیر  $R_{\phi}$  مناسب با کرنشال خارج انتخاب می شود و برابر کرنشال  $18.432 \text{ MHz}$  شرح ذیل است:



تذکره: اگر  $MUL$  را صفر در نظر بگیریم PLL غیر فعال می شود و برابر مقادیر PLL کافیت  $MUL$  را صفر صفر در نظر بگیریم.

نقطه: منظور کاهش توان مصرفی می شود، واحد بنیادی  $PMC$  در داخل میکرو وجود دارد که وظیفه آن مدیریت توان مصرفی می شود.

هرگاه بتقاضای برنامه کلاک هستند  $PMC$  فقط مقادیر توان می کند.

$PMC$ :  $PMC$  کلاک است و از امپلور و اسلایور  $RC$  و PLL را می گیرد و توسط آن کلاک اصلی  $MCK$  یا کلاک میکرو پروسسور "CPU" و کلاک دستهای جانبی "periph\_clk" و کلاک USB و کلاک  $UDPK$  و کلاک قابل برنامه ریزی غیر فعال  $PCK$  را تولید و هر کدا را اجرا می کند و با آنجا فعال و غیر فعال می کند.

و همچنین مرتبط با  $PMC$ :

- فعال کننده کلاک است "PMC-SCER"  $PMC$ -system clock Enable Register. مثلاً باید نوشتی در بیت  $PCK$  کلاک باید نوشتی در بیت های متناظر فعال می شود.  $UDP$  کلاک USB برود  $FA \text{ MHz}$  تنظیم می شود یا باید شدن پروسسور فعال می شود و یا باید شدن  $PCK_1$  و  $PCK_2$  کلاک قابل برنامه ریزی غیر فعال می شود.
- بیت های  $PCK_1$  و  $PCK_2$  در رجیستر  $PMC-SCDR$  (نوعه مقادیر رجیستر  $AT91C-BASE + 0x00000000$ ) قرار دارند.  $AT91C-BASE + PMC \rightarrow PMC-SCDR = 0x00000000$ . رجیستر غیر فعال کننده کلاک سیستم است.  $PMC-SCDR$  (نوعه مقادیر رجیستر  $AT91C-BASE + 0x00000000$ ) قرار دارند.  $AT91C-BASE + PMC \rightarrow PMC-SCDR = 0x00000000$ .  $PMC$ -system clock Disable Register. باید شدن بیت های متناظر (مانند بیت های بالا) کلاک متناظر غیر فعال می شود.
- رجیستر وضعیت کلاک سیستم  $PMC-SCSR$  (صرفاً جهت اطلاع)  $PMC$ -system clock status Register. نشان دهنده وضعیت کلاک حاضر می شود. بیت  $SCSR$  (همان بیت های بالا) نشان دهنده فعال بودن کلاک و صفر بودن نشان، نشان دهنده غیر فعال بودن کلاک متناظر است.





AT91C-BASE-PMC → PMC\_PCDR (1<<2 + 1<<4);

« PMC\_PCDR »

هم کلاک / PIOA و هم کلاک ADC فعال  
رجیستر فعال کننده دستگاههای جانبی

« PMC\_Peripheral clock Enable Register »

با یک نوشتی در بیعهای این رجیستر کلاک دستگاههای جانبی منظر فعال میشود  
مانند کلاک انواع وقفه، تایمر، کانترها (مصرف تا دو)، وقفهها، خارجی (مصرف تا 4) و...

مبدل آنالوگ به دیجیتال (PDM)، ورودی و خروجی (32)، ورودی و خروجی (32) و...  
« USART0 » و « USART1 »

AT91C-BASE-PMC → PMC\_PCDR = 0x...  
« PMC\_PCDR »

« PMC\_Peripheral clock Disable Register »

با یک شدن بیعهای این رجیستر کلاک دستگاههای جانبی غیر فعال میشود

مصرف اطلاع رسانی  
تنظیم این رجیستر

« PMC\_PCSR » رجیستر وضعیت کلاک دستگاههای جانبی

« PMC\_Peripheral clock Status Register »

یک بودن بیعهای این رجیستر نشانه فعال بودن کلاک دستگاههای جانبی منظر میباشد  
صفر « غیر فعال »

« CKGR\_MOR » رجیستر اسیلاتور اصلی مولد کلاک PMC  
وقت تعیین منبع کلاک اولیه (کریستال یا منبع خارجی)  
« PMC clock generator main oscillator Register »

AT91C-BASE-CKGR → CKGR\_MOR = 0x...  
از فرکانس کریستال

فرکانس کریستال یا منبع خارجی  
فرمان Start  
« MOSCEN » در این حالت کریستال خارجی استفاده میشود  
main oscillator enable

اگر این بیت صفر باشد، اسیلاتور اصلی غیر فعال است  
در این حالت « فعال بوده در این حالت بیت OSCBYPASS باید صفر

« OSCBYPASS » در این حالت کلاک خارجی از طریق XIN اعمال میشود و در این حالت  
بیت MOSCEN باید صفر باشد

10

۱۳

oscillator counter

OSCOUNT (۸ بیت) بیستای

این بیستای بار تعیین start-up time می باشد.

$$StartUP\_Time = 8 * OSCOUNT / SLCK$$

این فواید گفته شود  
- رجیستر فرکانس کلک اصلی مولد کلک PMC "CKGR-MCFR"  
Pmc clock generator main clock frequency register

جهت تعیین وضعیت فرکانس خروجی

المان بیستای MAINF main frequency

این بیستای مقدار کلک خروجی اسلاتور اصلی در حد ۱۶ کلک است "SLCK" را مشخص می کند.  
طبق رابطه زیر

$$MAINCK = \frac{SLCK \times MAINF}{16}$$

MAINRDY ۱ بیت جهت اطلاع

اگر این بیت صفر باشد مقدار MAINF غیر معتبر و اسلاتور اصلی غیر فعال می باشد.  
" " " " " " معتبر " " فعال می باشد.

"CKGR-PLLR" - رجیستر PLL مولد کلک PMC

" PMC clock generator PLL register "

جهت تعیین و تنظیم مقدار PLL  
AT91C-BASE-CKGR → CKGR-PLLR = 0x2903FFC  
المان بیت های DIV ۸ بیت  
مقدار این بیستای صفر باشد مقدار معتبر می باشد.  
مقدار " " " " " " معتبر کننده گذاشته می شود.  
تذکره این بیستای می تواند مقدار دیگر بین ۲ تا ۲۵۵ داشته باشد و در خروجی PLL مؤثرند.

(2 بیت) **OUT** ~~PLL clock~~ بیستای

بارتین محدود فرکانس خروجی PLL  
 14. MHz (دوبت) OUT برابر 10  
 200 MHz (دوبت) OUT برابر 10

تذکره: در این سری میکروکنترلرها تا ما کمترین فرکانس را 55 MHz انتخاب می کنیم، این بیستای برابر 100 می باشد.

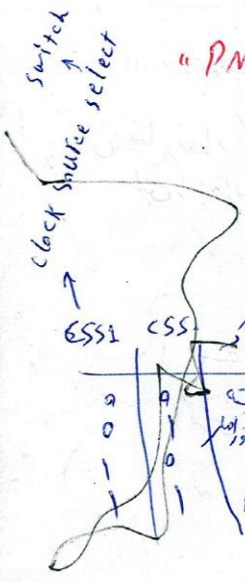
(12 بیت) **MUL** بیستای (11 بیت)  
 این بیستای همواره 1 است و PLL غیر فعال می شود.  

$$PLL\ clock\ out = PLL\ CLKIN \times \frac{(MUL+1)}{DIV}$$

مقادیر MUL بر توان 2  $2 = 4$  باشد که در فرکانس خروجی PLL مؤثر است.

4 - رجیستر کلاک اصلی PMC **PMC-MCKR** (11 بیت)

PMC master clock register



حیث انتخاب منبع کلاک اصلی "MCK" (بخش اول)

(الف) بیت **CSS** (دوبت اول)  
 طبق جدول منبع کلاک اصلی انتخاب می شود  
 انتخاب خروجی PLL بعنوان کلاک اصلی

$AT91C\_BASE\_PMC \rightarrow PMC\_MCKR = 0x3;$

(ب) بیستای **PRES** (3 بیت) *press call*

با انتخاب یک حالت این 3 بیت تقسیم از کلاک انتخابی به سطر کلاک بخای می شود.  
 هر یک فرقی هفت هستند و کلاک بخای چنان کلاک انتخابی می باشد.

- کمترین: رجیستر حال زنگ را برای رجیستر **PMC-STATUS** رجیستر وضعیت اطلاعاتی
- (7) **PMC-SR** رجیستر وضعیت
  - (12) **PMC-PCKR** رجیستر کلاک قابل برنامه ریزی
  - PMC-PROGAMMABLE** clock register
  - PMC-IDR**
  - (1) **PMC-IER\*** رجیستر نشان دهنده وقوع
  - PMC-INTERRUPT** Enable register
  - (2) **PMC-IMR** رجیستر ماسک وقوع
  - PMC-INTERRUPT** mask register